

PATENT ABSTRACTS OF JAPAN

PF

(11)Publication number : 57-118459

(43)Date of publication of application : 23.07.1982

(51)Int.CI.

H04L 25/49

(21)Application number : 56-004387

(71)Applicant : FUJITSU LTD

(22)Date of filing : 14.01.1981

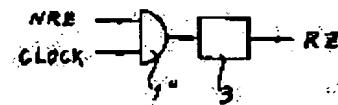
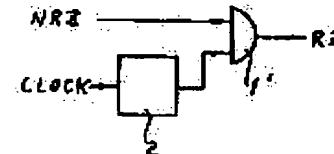
(72)Inventor : YAMANE KAZUO

(54) PULSE CONVERTING SYSTEM FROM NRZ TO RZ

(57)Abstract:

PURPOSE: To realize the control for the duty of the pulse converted from NRZ to RZ independently of the input clock pulse, by providing a monostable multivibrator MM between the input and the output to shape the clock pulse waveform.

CONSTITUTION: A monostable multivibrator MM has such property in that it has a stable state and is shifted to another state with a certain pulse duration by the application of a trigger signal to be set again to the original stable state. The pulse duration is decided by the MM itself and can be controlled by adding a resistance and a capacitor to the MM from outside. The rise (or fall) of the clock pulse is caught to produce a clock pulse having a pulse duration of the MM itself, and an AND is obtained between this clock pulse and the NRZ pulse to be extracted in the form of an RZ pulse.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

104

⑯ 日本国特許庁 (JP) ⑮ 特許出願公開
⑰ 公開特許公報 (A) 昭57-118459

⑪Int. Cl.³
H 04 L 25/49

識別記号

厅内整理番号
7240-5K

⑯公開 昭和57年(1982)7月23日

発明の数 1
審査請求 未請求

(全 2 頁)

⑩NRZよりRZへのパルス変換方式

⑪特 願 昭56-4387
 ⑫出 願 昭56(1981)1月14日
 ⑬発明者 山根一雄

川崎市中原区上小田中1015番地
富士通株式会社内

⑭出願人 富士通株式会社
川崎市中原区上小田中1015番地
⑮代理人 弁理士 松岡宏四郎

明細書

1. 発明の名称

NRZよりRZへのパルス変換方式

2. 特許請求の範囲

入力NRZ信号をクロックパルスによりRZ信号に変換する方式において、入出力間にクロックパルス波形を整形する单安定マルチバイブレータを配設したことを特徴とするNRZよりRZへのパルス変換方式。

3. 発明の詳細な説明

本発明はNRZからRZに変換されたパルスのデューティが入力クロックパルスとは独立に調整出来るNRZよりRZへのパルス変換方式に関する。

一般によく使用されているNRZパルスをRZパルスに変換する回路を第1図に示す。第2図に第1図の回路の場合の各パルス波形を示し(A)はNRZパルス波形(B)はクロックパルス波形(C)はRZパルス波形である。図中1は論理積回路である。第1図の回路では第2図に示す如くクロックのペ

ルス巾がそのままRZパルスのデューティに反映されるため入力クロックのパルス巾が不確定な場合とか変動を生じる場合にはRZパルスのデューティを一定に保つことが出来ない欠点がある。

本発明の目的は上記の欠点をなくするために入力NRZ信号をクロックパルスによりRZ信号に変換する方式において、入出力間にクロックパルス波形を整形する单安定マルチバイブレータを配設したNRZよりRZへのパルス変換方式の提供にある。

本発明は上記の目的を達成するためNRZからRZに変換されたパルスのデューティが单安定マルチバイブレータ(以下MMと称す)を使用することにより入力クロックパルスとは独立に調整できることを特徴とするNRZよりRZへのパルス変換方式の提供である。

以下本発明の実施例につき図に從って説明する。第3図第4図共本発明のMMを用いた回路図である。図中1', 1''は論理積回路、2, 3はMMである。MMは1つの安定状態をもち、トリガ信号を

特開昭57-118459(2)

かけると一定のパルス巾でもう1つの状態に移行し再びもとの安定状態にもどる性質をもっている。そして該パルス巾はMM独自で決まり該MMに外部から抵抗コンデンサを付加して調整出来る。本発明は上記の性質を利用したものである。第3回の回路ではクロックパルスの立上り(又は立下り)をとらえ、MM独自のパルス巾のクロックパルスをつくり、NRZパルスと論理積をとりRZパルスとしている。第4回の回路ではRZパルスの立上り(又は立下り)をとらえパルス巾をMMで独自に調整出来る。いずれにせよRZパルスのデューティが入力クロックパルスのパルス巾に依存する欠点を取り除くことが出来て安定で又独自に調整も出来る。尚MM自身の温度特性は0~75℃の範囲ではパルス巾の変動は1%程度で非常に安定している。かつ又MMのパルスの波形がなまってい場合論理積回路の温度特性による閾値の変動の影響が考えられる場合は第4回の回路を用いれば影響がなくなる。

以上詳細に説明した如く本発明によればNRZ

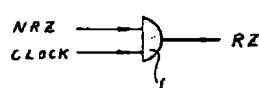
パルスをRZパルスに変換する場合パルスデューティが、クロックパルスに影響されず独自に調整出来るのみならず安定に出来る効果がある。

4. 図面の簡単な説明

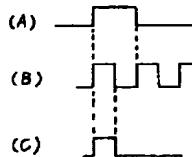
第1図は従来のNRZパルスをRZパルスに変換する回路、第2図は第1図の場合の各パルスの波形で(A)はNRZパルス波形(B)はクロックパルス波形(C)はRZパルス波形、第3図、第4図は本発明のNRZパルスをRZパルスに変換する回路である。図中1, 1', 1''は論理積回路、2, 3はMMである。

代理人弁理士 桂岡宏四郎

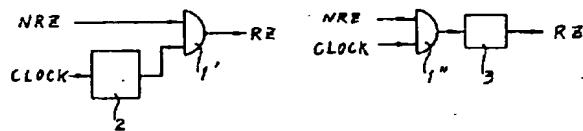
第1図



第2図



第3図



第4図

